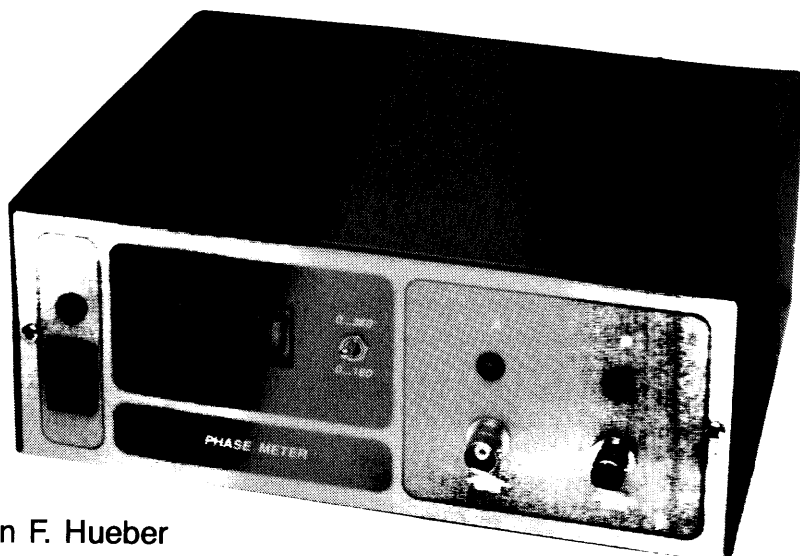


# LOW-COST-PHASENMETER

Für niederfrequente Signale



Von F. Hueber

**Professionelle und hochpräzise Phasenmeter sprengen normalerweise das Budget eines kleinen Entwicklungslabors oder eines Hobbyelektronikers. Doch auch mit einem einfachen und preiswerten Aufbau lassen sich befriedigende Ergebnisse erzielen. Das Low-cost-Phasenmeter ist für einen Frequenzbereich von 50 Hz. . . 30 kHz geeignet und stellt Phasenwinkel von 0. . . 180° oder 0. . . 360° in einem LC-Display dar.**

Wenn in der Niederfrequenztechnik, bei Audioschaltungen oder Meßgeräten Filterfunktionen zum Tragen kommen, geht es oftmals nicht nur um die Amplitudencharakteristik, sondern auch um das Phasenverhalten des Filters. Ein Meßgerät, daß Phasenverschiebungen registriert, ist im Elektronik-Labor deshalb unentbehrlich. Das hier beschriebene Phasenmeter ist trotz des einfachen Aufbaus - nur zwei CMOS-ICs und eine Handvoll diskreter Bauteile umfaßt die Schaltung - in der Lage, Phasendifferenzen zweier NF-Signale zwischen 0° und 360° in einem LC-Display anzugeben.

## Überblick

Das Blockschaltbild 1 des Phasenmeters ist wirklich sehr einfach. An den Eingängen A und B liegen die zu vergleichenden Signale, wobei immer die Phasenverschiebung von Signal A zum Referenzsignal B angezeigt wird. Zwei Verstärkerstufen verwandeln die sinusähnlichen Eingangssignale in rechteckförmige, mit denen ein flankensensitives SR-Flipflop angesteuert wird. Im Bild sind auch drei verschiedene Pha-

senverschiebungen eingezeichnet. Zunächst beginnt das Signal mit der positiven Halbwelle. Am Set-Eingang (1) erscheint zu diesem Zeitpunkt eine positive Flanke und setzt das Flipflop. Es wird erst zurückgesetzt, wenn die positive Halbwelle an Eingang B beginnt und eine steigende Flanke den Reset-Eingang erreicht. Am Flipflop-Ausgang erscheint das Signal 3: In der Zeit zwischen Set- und Reset-Flanke ist das Signal High, ansonsten Low.

Im zweiten Beispiel, bei einer zunehmenden Phasenverschiebung (hier mehr als 180°) ist das Flipflop deutlich länger aktiv als im ersten Beispiel. Das dritte Beispiel stellt einen Sonderfall dar: Die Phasenverschiebung beträgt 0° oder ein Vielfaches von 360°. Da sich beide Eingangssignale im Einklang befinden und auch die positiven Flanken zur gleichen Zeit erfolgen, stellt sich unter Umständen ein undefinierter Zustand am Flipflop-Ausgang ein. Auch der LC-Anzeige kann man in diesem Spezialfall nicht unbedingt trauen.

Ein anderer kleiner Makel: Wenn man die Eingangssignale abschaltet, wenn das Flipflop im gesetzten Zustand ist, verharrt die Anzeige auf 360°. Dies

kann verhindert werden, indem man zunächst Eingang B, dann erst Eingang A vom Phasenmeßgerät trennt. Mit diesem "Trick" läßt sich ein zusätzlicher Reset-Taster einsparen.

Das Blockschaltbild zeigt, daß hinter dem Flipflop die Anzeige geschaltet ist. Dies könnte ein mechanisches Zeigerinstrument sein (das durch seine Trägheit das Flipflop-Ausgangssignal mitteilt) oder ein A/D-Wandler mit LC-Anzeige, wie im vorliegenden Fall. Notwendig wird dann allerdings ein zusätzliches Integrationsglied. Die gemittelte Ausgangsspannung des Flipflops jedenfalls liegt zwischen Null und der Versorgungsspannung und ist proportional zur einer Phasenverschiebung von 0. . . 360°.

## Details

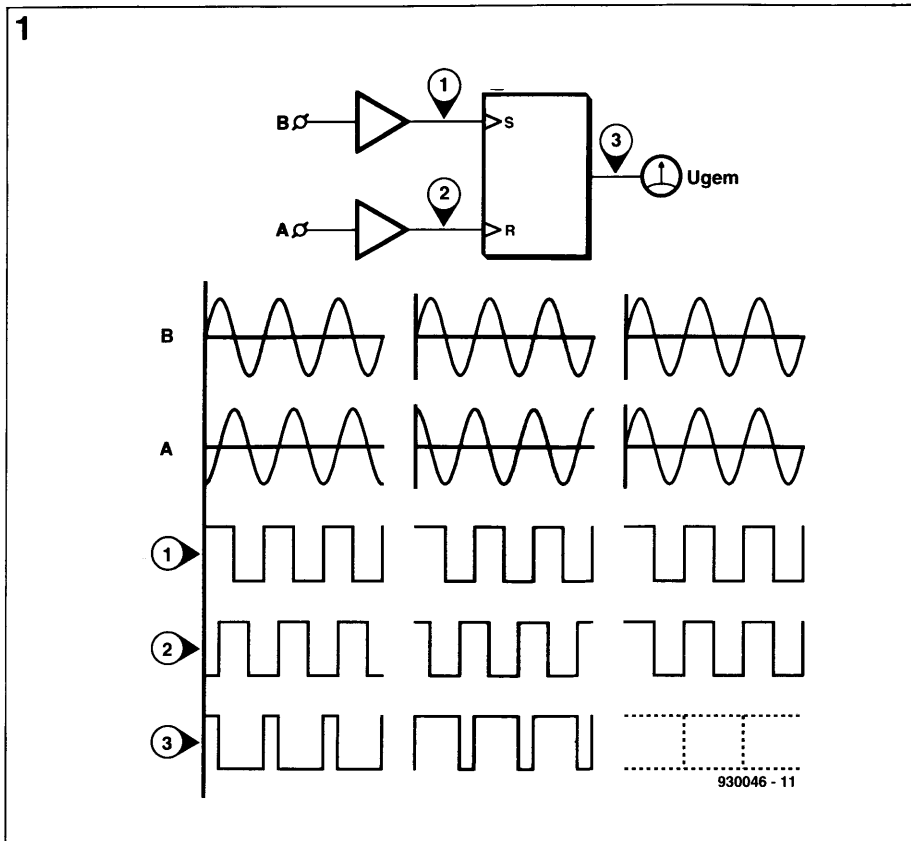
Wie man im Schaltbild 2 gut sehen kann, sind beide Eingangskanäle nahezu identisch aufgebaut. Lediglich C9 im Kanal B und C7 im Kanal A finden keine Entsprechung im jeweils anderen Teil. Die beiden Kondensatoren dienen dem Abgleich beider Kanäle.

Da beide Kanäle fast gleich sind, können wir uns in der Beschreibung auf Kanal B konzentrieren. Das Eingangssignal gelangt über die BNC-Buchse K1 zu einem Koppelkondensator C1 (zu dem parallel der Abgleichkondensator C9 liegt), der verhindert, daß eine Gleichspannung zum Phasenmeter gelangt. C1 bildet zusammen mit R1 einen Hochpaß mit einer Grenzfrequenz von etwa 0,1 Hz.

D1 und D2 sorgen dafür, daß die Eingangswchselspannung nicht unter -0,6 V fallen und über 5,6 V steigen kann. R2 fungiert dabei als Strombegrenzungswiderstand. C2 verhindert, daß Gleichspannungskomponenten am Eingang des Inverters IC1f liegen, wenn eine der Sicherungsdioden in Aktion tritt.

Der Inverter, obwohl von Haus aus ein digitales Bauteil, wird hier in der ungepufferten Form (4069U) als preiswerter und platzsparender linearer Verstärker verwendet.

So ist IC1f eher als invertierender Verstärker anzusehen, dessen Verstärkungsfaktor durch R2 und R3 auf etwa 10 eingestellt ist. Die Eingangsimpedanz des Verstärkers ist allerdings nicht so genau zu bestimmen wie dies bei einem Opamp der Fall wäre. Daran ist nicht nur das nicht ideale Übertragungsverhalten des CMOS-Inverters, sondern auch die Dioden-Sicherung



**Bild 1. Das Phasenmeter besteht im Prinzip aus zwei Eingangsverstärkern, einem RS-Flipflop und einer Anzeige.**

schuld, die bei zu hohen oder zu niedrigen Eingangsspannungen die Impedanz senkt. Dennoch haben wir bei unserem Labormuster einen Bereich der Eingangsimpedanz von 200...300 k $\Omega$  festgestellt, ein Wert, mit dem sich es in den meisten Fällen gut leben läßt. Der Verstärkerstufe folgt ein Schmitt-Trigger, der mit zwei in Reihe geschalteten Invertiern aufgebaut ist, die von R4/R5 mitgekoppelt werden. Am Ausgang des Schmitt-Triggers findet man ein Signal wie in Bild 1 (am Set- oder Reset-Eingang).

Hinter dem Schmitt-Trigger verzweigt sich das Signal: Zum einen ist mit C4/R6/T1 und D7 eine LED-Anzeige angeschlossen, die dann aktiv wird, wenn eine steigende Flanke am Schmitt-Trigger-Ausgang erscheint. Wenn die LED leuchtet, kann man davon ausgehen, daß ein ausreichend gutes Signal anliegt, das das Phasenmeter klaglos verarbeiten kann. Blinkt die LED deutlich oder bleibt sie gar dunkel, ist das Eingangssignal nicht in der Lage, den Schmitt-Trigger korrekt anzusteuern. C7 und C9 sorgen dafür, daß das Phasenverhalten beider Kanäle über einen möglichst großen Frequenzbereich gleich ist. Dennoch ist es an den Rändern des Frequenzbereichs nicht zu verhindern, daß mit einer Amplitudenänderung auch eine Phasenverschiebung einhergeht. Da aber beide Kanäle abgeglichen werden können (und das

Meßgerät schließlich immer nur zwei Signalen gleicher Frequenz auswerten soll), macht die Phasenverschiebung des Geräts keine Probleme.

Um C9 zu bestimmen, mißt man zunächst C1 und C5 aus. Der kleinere Kondensator wird C1, der größere C5 zugeordnet. Die Differenz ergibt den Wert für C9, der parallel zu C1 angeordnet wird. Die obere Grenzfrequenz ist vor allem von den parasitären Kapazitäten der Inverter abhängig, die für die besagte Phasenverschiebung sorgen. Aber auch kleine Unterschiede in den Schaltschwellen der Schmitt-Trigger und die Toleranzen von R4 und R5 sorgen für kleine Abweichungen bei hohen Frequenzen. Dem begegnen wir mit dem Trimmer C7, der das Signal ein wenig mehr oder weniger verzögert als C3 in Kanal B.

Im Gegensatz zum Blockschaltbild wird das RS-Flipflop aus zwei getrennten D-Flipflops (IC2a und b) aufgebaut, da RS-Flipflops üblicherweise nicht flanken-, sondern pegelgesteuert sind. Durch die Verbindungen von Ausgängen und Reset-Eingängen konnten wir jedoch das erwünschte Verhalten erzielen. Natürlich gibt es auch hier einen "verbotenen" Zustand: Wenn nämlich beide steigenden Flanken innerhalb einer gewissen kurzen Zeitspanne erfolgen, kann das IC nicht mehr unterscheiden, welche Flanke zuerst und welche als zweite angesehen werden

soll. Das Resultat ist ein willkürlicher Zustand des Ausgangs (Pin 13). Das macht in der Praxis nicht viel aus, weil schon ein paar zehntel Grad Phasenverschiebung ausreichen, um eine gültige Anzeige zu erhalten. Unzuverlässige Meßergebnisse erhält man allerdings mit Sicherheit, wenn das Signal jitterbehaftet ist, die Frequenz also geringfügig schwankt.

Das Flipflop-Ausgangssignal gelangt über den Spannungsteiler R15..

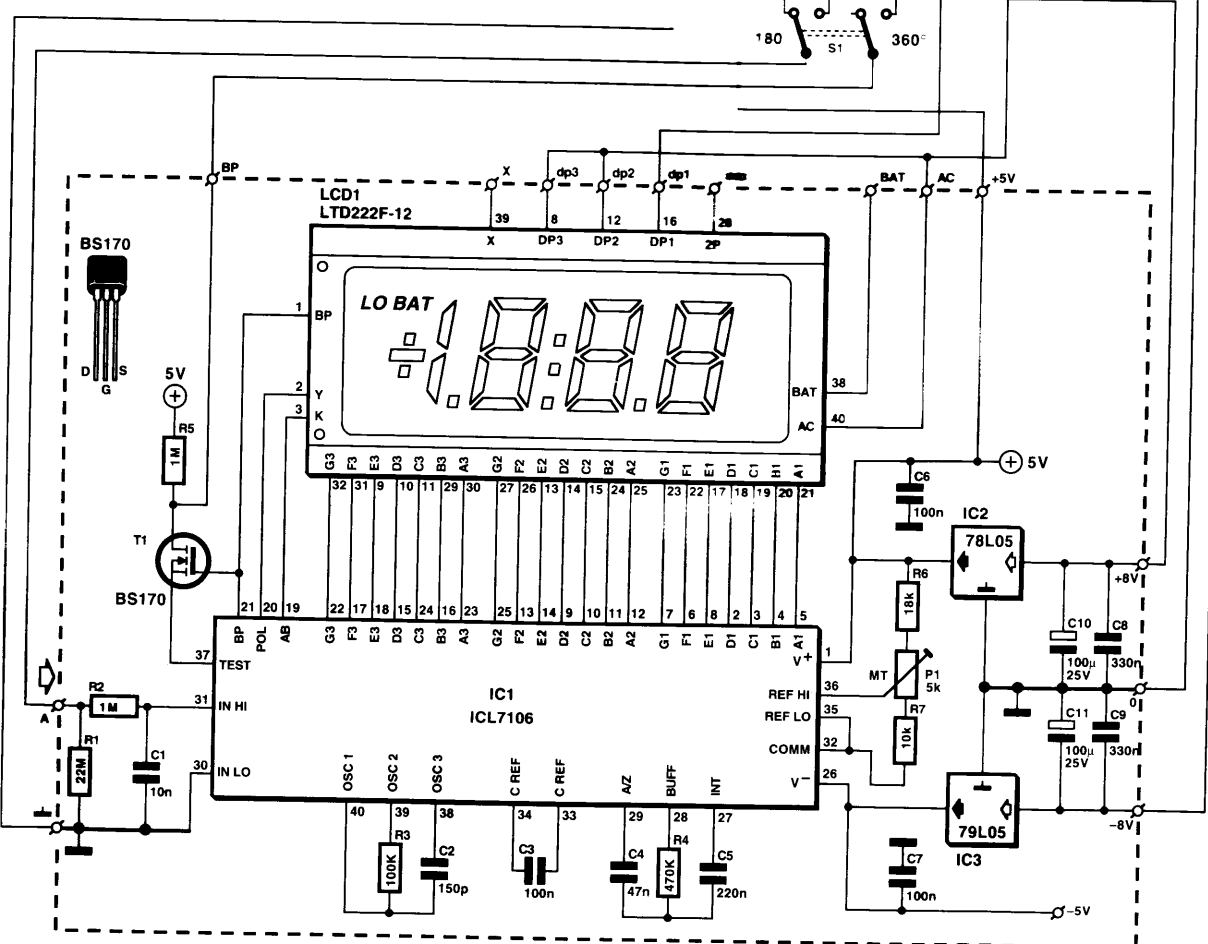
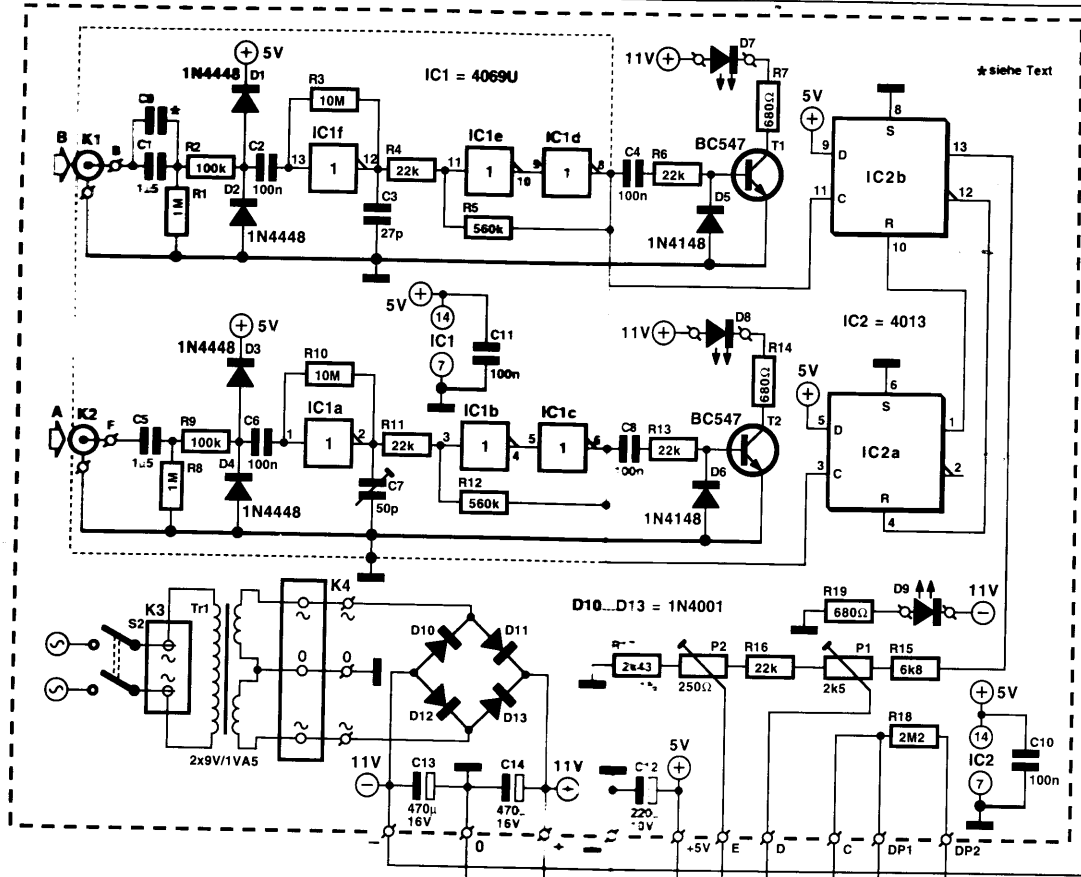
R17/P1/P2, mit dem man die oberen Bereichsgrenzen 180° und 360° einstellen kann, und einen Bereichsumschalter S1 zu einem 3 $\frac{1}{2}$ -stelligen DVM-Modul. Die Schaltung wurde schon in Elektor März '92 ausführlich vorgestellt. R2/C1 stellt das erwähnte Integrationsglied dar, daß die Rechteckspannung von S1 in eine gemittelte Gleichspannung verwandelt. Der andere Schalter von S1 verbindet den Dezimalpunkt dp1 über R18 mit AC (dp1 aus) beziehungsweise mit TEST (dp1 an).

Die Spannungsversorgung des Phasenmeters schlägt etwas verwirrende Wege ein. Netzschalter und Trafo werden extern beziehungsweise auf einem gesonderten Platinenabschnitt montiert, die Gleichrichtung und Siebung findet auf der Meßplatine statt. Die un-stabilisierte symmetrische Spannung gelangt zur DVM-Platine, wird dort von den Spannungsreglern IC2 und IC3 auf  $\pm 5$  V heruntergeregelt und stabilisiert. Diese Spannung versorgt nicht nur das DVM, sondern dient, durch R5/P1/R7 genau eingestellt, als Referenzspannung, die den Nullpunkt des DVM bestimmt. Die Meßelektronik benötigt im Gegensatz zum DVM keine negative Hilfsspannung, es reicht aus, wenn die einfache +5-V-Versorgung zur Hauptplatine zurückgeführt wird. Die Höhe der un-stabilisierten Spannung an K4 spielt keine große Rolle, solange sie mindestens  $\pm 8$  V beträgt und den je nach Hersteller und Ausführung verschiedenen Maximalwert ( $\pm 25$ ...35 V) nicht überschreitet. Bei hoher Versorgungsspannung sollte man die größere Verlustleistung der Regler berücksichtigen. Dies ist allerdings nur ein zweirangiges Problem, da die Schaltung recht wenig Strom zieht, so wenig, daß sich selbst der Betrieb mit zwei 9-V-Batterien rentiert. Für die LEDs nimmt man dann High-efficiency-Versionen, deren Vorwiderstände R7, R14 und R19 auf 3,9 k $\Omega$  steigen.

### Aufbau

In Bild 3 ist der Bestückungsplan der Phasenmeter- und der Trafo-Platine zu sehen. Die Abschnitte können, wenn gewünscht, getrennt werden, lassen

2



930046 - 12

Bild 2. Nur zwei CMOS-ICs benötigt das Phasemeter zur korrekten Funktion. Daneben sind nur noch das Netzteil und das DVM-Modul nötig.